PATENT ABSTRACTS OF JAPAN

(11)Publication number:

03-097340

(43) Date of publication of application: 23.04.1991

(51)Int.CI.

H04L 29/06

G06F 13/36

(21)Application number: 01-233015

(71)Applicant: FUJITSU LTD

(22)Date of filing:

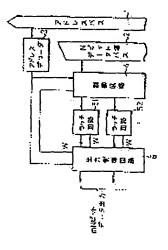
11.09.1989

(72)Inventor: NAKAMARU MASAHIRO

(54) DATA BUS WIDTH CONVERSION CIRCUIT

PURPOSE: To relieve the load of a CPU by adopting the constitution such that the changeover of an output bit width by means of the hardware is not required so as to simplify the constitution and to generate a write signal to be written from a latch circuit to an output control circuit from in the inside of the control circuit.

CONSTITUTION: The data bus width conversion circuit is a circuit receiving N-bit data by m-times and outputting mN-bit data, and latch circuits 51, 52,... designate different addresses to output N-bit data and mN-bit data in advance to latch the N-bit data. A control circuit 4 designates to which latch circuit the outputted mN-bit data is latched for N-bit each, and when mN-bit data is all latched to the latch circuit, a data write signal W is sent to an output control circuit 8 and the data is written from the latch circuit to the output control circuit. The output control circuit 6 outputs the data latched in the latch circuit as the mN-bit data and informs the high-order or low-order (n-m)N- bit to be valid when the output is the mN bit data ((0<m<n).



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

@日本四特許庁(JP) 日本年五篇公寓

@公開称群公路(A) ₩3-97340

7F Mint. CL. 29/06 13/36 多品份数 320 B 8940-5B 8948-5K H O4 L 13/00 305 B 審査顕改 未請求 顕求現の政 1 (会6頁) **@**公開 平成3年(1991)4月23日

9発用の名称

ゲータバス幅変換回路

6 四年1(1989)9月11日 图 平1-233015

克克 神奈川県川崎市中原区上小田中1015番地 富士通株式会社

富士通祭式会社 弁理士 青木 二郎 神奈川県川崎市中原区上小田中1015春地 外4名

9 瑥

e E

(57) 【服巻】

制御回路内部でつくることにより、CPUの負荷を軽減 、ラツチ回路から出力制御回路へ書込む書き込み信号を する構成にすることにより、構成を簡単にするとともに (目的) ハード面での出力ビット幅の切り替えを不要と

データとして出力し、また出力がmNビットデータ (0 路6は、ラッチ回路にラッチされたデータをmNビット から出力倒御回路へデータが替き込まれる。出力倒御回 制御回路6にデータ哲き込み信号Wを送り、ラッチ回路 ツトデータがすべてラッチ回路にラッチされると、出力 <m<n)の場合に、上位または下位(n-m)Nビツ 毎にどのラッチ回路にラッチさせるかを指定し、mNビ 。匍御回路4は、出力するmNピットデータをNピット あらかじめ指定しておき、Nビットデータをラッチする データと、mNピツトのデータに対し異なるアドレスを つて、ラッチ回路51,52,…は、出力がNビットの をm回入力して、mNビットデータを出力する回路であ トが無効であることを通知する。 (構成) 本データバス幅変換回路は、Nビツトのデータ

> 込 魯込 信号 制御 回路 内部 CPU 負荷 軽減 本 Nビット データ 入力 出力 回路 異なり アドレス 指定 ラッ チ すべて データ 歯込 信号 W 送り 場合 上位 下位 無 切換 不要 構成 簡易 ラッチ 回路 出力 制御 回路 魯 【デ-タ バス幅 変換 回路 ハード 面 出力 ヒツト 幅

【特許請求の範囲】

出力するmNビットデータをNビット母にどのラッチ回 ッチするラッチ回路と、 ドレスをあらかじめ指定しておき、Nビットデータをラ ヒットのデータと、mNヒットのデータに対し異なるア タを出力するデータバス幅変換回路であって、出力がN 1、Nビットのデータをm回入力して、mNビットデー

ラッチ回路にラッチされたデータをmNビットデータと するための手段を有する制御回路と、 てラッチ回路にラッチされたことを出力制御回路に通知 路にラッチさせるかを指定し、mNビットデータがすべ

徴とするデータバス幅変換回路。)の場合に上位、または下位(n-m)Nビットが無効 であることを通知する出力制御回路とを設けたことを特 して出力し、また出力がmNビットデータ(0<m<n

3

14月月年3-97340

9

91 28 77 是別記号 320 B 庁内監視番号 8840-5B H 04 L 13/00 3 0 5 B 8548-5K 井 04 L 13/00 3 0 5 B **@公開** 平成3年(1991)4月23日

の発用の名称 データバス幅変換回路 图 平1(1989)9月11日 日 平1-233015

の元祖 100 M 算士通标式会社 出 神祭川県川崎市中原区上小田中1015番埠 富士通祭式会社

弁理士 脊 木

外4名

1. 通明の名称 ゲーケバス集資被回路

ておき、Nピットゲータをタッチするタッチ回路 ゲータだ対し異なるアドレスをもらかじめ始えし → だ、出力ダNに > Tのゲータと、ENに > Tの ットゲークを出力するゲークパス最質質回路であ L. Nピットのゲータを中四入力して、mNピ

を出力制数回路に通知するための平安を安する制 リッチ回路にフッチのからや糸箔気し、ロババッ トデータがナイベラッチ回路にラッチされたにと 出力するロハドットデータをハドットのただの

観響回路と未収けたことを物質とするデータバス フッチ回路スラッチされたデータを出れた。ト

| m) Nアットが策勢であることを適当する役力

2、本年至今の表記

データとした自力し、また自力がロメアットデー ク(0<四<m)の集合だ上段、または下段(m

> 盖污涉四点。 3. 実現の存着な意見

大学自身に関し、

母がダスストトのゲークで、ロスストトのゲーク アータ本出力するアータバス幅更被回路であった、 用いなくてすむことを目的とし、 Nピットのデータを田園入力して、四Nピット

本出力報告回路に通知するための手数や有する回 サッチ回路にリッチされるかを音気し、ロスアッ Nドットゲータをラッチするラッチ目指と、 た対し異なるアドレスをあらかじめ音吹してせき、 アゲータグナスパラッチ回路パラッチ させだいと 出力するロンドットゲータをンドット書にどの

ナ(ロヘ四ヘコ)の集の下上は、または下降(コ ゲークとして出力し、また出力がロNKットゲー 管回等と、 ラッチ回路にラッチされたデータをmNビット

神奈川県川崎市中原区上小田中1015番地

(A) 以質にット語のデータを出力するデータバス語

基項が高量で、CPUからのコントロール音串や

食者はなとだけり事的される。 「現代田田の工業費」

- m) Nドットが解答であることを通行する立力

だおける自辺(5)(内部)のバスと、外部バスとの

特情平 3-97340(2)

間でゲークホウロとりするような場合に思いられ

てのデータバス会政策四年に基する。 協分的の美容製機されは松容製版のFIFU等に対し 水規則なゲーナバス無貨物回路の思し、今の場

女人以前5回に称すようなものかおろ。

投資5回の影響方当でた、1、なアドマメンス、 役形のこの後のデータバス条例製物などしたな

(常米の宗帝)

きるもの女の娘となってきている。 れ、このため1つのデバイスで多バス個に対応で いたも、四貫アット森のアータを従ういとが行わ 出力的ではFIFO等に対してデータの自込みを行っ データ環境の際におけるアジスタの書き込みだら ト等) に対応できるものが魔衣されている。また たいるが、今日で江伊森なぶメ南部/18/32パヶ ゲーナ場合等の単位分野における通信教育の人 Nピットデータバスから入力したデータを、N

賞9ッチ語は51'、52'、……から出力量書語は 8'、プーナを申告込んでいる。

から出力観音技算への参加込み音楽VV)によった。 金管団等の、 へのリントロール音楽(ファチ音楽 4、にはって役にット集の出力データを伴りッチ は日光だって水水田から無倉田森へ、六谷木し ーランスのめられ、日ゼゲークのアット語が来れ 2、 はNドナン集のデータバス、3、 はコントロ

(NまたはmNドットの出力音点)、単字回導

ピットまたは四Nピットデータとして出力するよ 5なデータバス 高男被囚窃な、蛇人な松果会装置

方法回路のかいたな、以外のファルの対応のゲーク (角男が解決しようとする課題) しかしながら、このような技法のデータバス集

クステスが資源ではなりでも延迟点があった。 の総合や特別なの単なくーで国文資鑑方のもかり、 人が必要であるため、 切り参えのための外側回路 や出力する場合、出力データのドット集の白り参 せた、ラッチ回路から出力製御回路への出力を

たび CPUに分割なサウェハいた。 ーナバス集政策回路を提供することを目的として 氏が簡単で CPIの食品を食道できるようにしたず ものた、ゲークのガット最小模型との基合で、表 CPUからのコントロール信号によって行っていた **本発明はかかる薬器を解決するためになまれた**

スをあらかじめ始終しておき、Nアットデータを ータと、田NNYYのデータに対し異なのドアワ ケスス島教養四路ともした。近近ダンパトトロナ の四人なして、のNピットデータを出力するデー は第一四万沢もれるようだ、Nドットのデータや (無量を解決するための手段) ゲから間隔を算及するために、 光路型にせいた 66.

タッチするフッチ草珠51・52・……と、

・ 第2四に来るれる信仰のウンタ(1) 不孝する原義 年出力報告回答の下通台するための手段(男人ば ファチ語はパラッチの中ので小質点し、GNFy 12 4 E トゲークグナスでラッチ回路にファチされたこと 出力するのNCァトナータをNCァト年にどの

一の) メアットが複数であることを通貨する母が 少 (0 < m < n) の集合に、上位または下庁 (n ゲータとして出力し、また出力がmNにットゲー 単分される。 総督的なのと不安けた、データバス最終後回路が シッド回路パシッチのでパデータホミングッマ

52. ……中心出力推算因為6人の命令以今合為7 と回義するアドンステローグ、VIII・191551. マ龍サータズ×、SAESサータ南がENストマ なお第1回中、1はアドレスパス、2はNKァ

-255-

-256-

9

70周平3-97340(3

リッチ回席での近台重要四段へデーナが伸き込み に着き込まれると、データ書き込み信号がを送り され、ロスアット中のゲークダナスパシッチ回路 が強定され、入力したNピットデータはアドレス ァトのデータだ対し、あらかじめ異なるアソレス (アット語) パ対応した数のタッチ間路にメッチ 上記書点によれば、出力するNピットとのNピ

の協反の合う物人が不振しなり、他氏が簡単とな バス協政役的部の一致発見を示す回でおって、本 り、CPUの食養を協議することができる。 の命の近少音手や空音回なら舞れらへのいとだけ 6。またファチ西路から出力制管回路へのデータ

つれダット、ベード回れのゲータ泊ゼル・十歳

食物的は8ドット/16ドットの出力気がのデータ スメ産典省外庁心配わるる。 第2回および第3回は、本発明にかかるデータ

> ァト編が8 n のflf0 62 を持つと仮怠し、出力デ ークホー写明本するいただする。 こでは投資の表女と、出力健康開発もの内部にと ドットデータとして出力する場合の何である。こ として入力したデータを、第2回 (a) は8ビッ タバス無貨物回路の集成を示すもので、8ドット トデータとして出力する場合、第3回(b)は10 先が第2回(4)のように8ピットデータとし **ナなわち煎を図は、上配一実施何としてのデー**

ウント物が"0" だなると(すななち、8パット ひとカウンチ41のカウン下資化・1。 英夕し、カ データバスをからラッチ回路51にデータを書き込 の内容のおお英質タウンタ41万 "1" 中華を込む。 データ高が8にサーであると協議し、産業団等4 51以外ではゲークは着き込まれない。 アドレスパ 8 ドットデータとして出力する集合はタッチ回路 9 7 子間降51・52128 ピットのラッチ回路であり、 カデータにはアドレス記録処が協定されている。 て出力する場合、8ピットデータパス2からの人 スーに避難されたアドレスデコーグ3により出力

カデータとともに過程する。 だしっと 2) は無数であること不管器回路のなが 少年名で、近りの(8 m−8) ドットデータ(た まれる。FIPO 82 からの出力は、この8ピットの れにより出力8ピットデータがFIFO 62 へ音き込 今食品分分配物回路 4 から開物回路61 へ入り、こ テ回路51からPIFO 62 ヘデータを書き込む書き込 分のデータモラッチ回路51に書き込むと)、ラッ

9 - 4回451・52・53は8 ピットのラッチ回路で カデータにはアドレス11条項が指反されている。 て出力する場合、8ピットデータパスでからの入 モラッチ回路52に着き込むと、カワンタ(10カワ ンタ41のカワント値を"1" 祖夕し、次のデータ 装算カウンタ(1円"2"を着き込む。データパス アットであると認識し、整備回路4の名物である 上記アドレステコーダ3により出力データ集が16 テ四時51、52四外にはデータは書き込まれない。 あり、18ピットゲータとして出力する場合はファ 2からラッテ回路51にデータを着き込むと、カウ 一方素2四(b)のように18ピットデータとし 政治する。

PIPO 62 ヘデータを含き込む音を込み間号写が解 西路51・52に着き込むと)ファチ算為51・52から だなると(すなわち16ピット分のデータモラッチ 物であることを重要的数61か出力データとともに やふの出力は、この16アットのや体盤と、戦力の ットデータがFIFO 62 へ音き込まれる。FIFO 62 岩図等4字の重岩図第61~入り、いつれよび18に (8ヵ-16) ピットデータ (☆パしの23) 甘葉

四) から無算して行く。そしてカワンタ41のカゥ 別省(別えば8のペットデータに所換するならば ナが多される場だ、アドレスに応じたカウンタ製 41は、日ベットデータイスかのラッチ回路のデー た基準セウンタ(1)が問がられ、この基質セウンタ のにのリッチ間等へ3ドットムし渡り分ける。ま 8ピットデータを着き込むかを開発する。そのた 水ナように、加賀国路4では、どのファチ四条に よび61の奴別因である。 すなわち第3回 (m) に 第3回は、上記第2回に示される最適回路4分

ソー病や別パ *1 * 減少し、カウント病が *0 *

する。またアドレステコーダるからの信号だよっ は、健康認識(からの書き込み信号学を受け、ラ ッチ国際から一貫に8四ドットデータとして出力 ピット単で出力される下位8ピット分の入力8ピ 出力される入力8ピットデータを囚、16ピットの のタイミング回ためって、8ドットのドット曲で 複数であることを出力データとともに追加する。 て土位、または下位8(ローロ) ピットデータダ また第3回(b)に示すように、製御回路61で 第4四は第2四川永される四年の時件を及引す

> ロックにもとづいて、PIPOへの書き込み回号を作 ント値 *0 *)、このカウント値とFIFOの場件タ 四項52に書き込み(そのとき論算カウンチのカウ

上位8ピット分の入力8ピットデータ モラッチ き込み(そのとき高度カウソクのカウント等"1")、 ト分の人力8ピットデークのキフッチ回路51に書 ットデータをFIFOに着き込む場合は、下位8ビッ

成し、この信号によりラック回数51・52からPIPO

へ」6パットナータを着る込む。

なお上院実施的では入力ゲータバス機NをBに

8のピットデータとして出力する着き込み音母W

ソー資が"0"になると、ファチ国際から一貫に

の当作タロックにもとづいてFIFOへの書き込み値 号を作成し、この信号によりラッチ国際51から

76年3-97340(4)

FIFOへ B ピットナータを乗る込む。

次に18ピットのピット集で出力される人力8ピ

作出す。

キャッチ国際51に参会込み(そのとき旅算カウン ピットデータを別90に書き込む場合は、データの チロカウント賞"O")、このカウント賞とFIFO

まず、8ピットのピット棚で出力される入力8

る上位のピット分の入力のピットデータを日とす ァトゲーク本日、16ペットのペット集で出力され

(現明の効果) 大規則だければ、国際にって集の展開のデータ

でおっても本項別を適用しうる。

なへ、N=1666でお38パケナ等の項のパケナ業 ァトとした感覚しなが、18mmのファトが振るいと

本出力する場合に、ハード屋での出力ピット集の

51.52.53.51". 51" … 9 + 年回時、 6.67.11出力量實際時、

存り参えを不振とすることができ業点が簡単にな

名とともに、ファチ回路から出力無害回路へ幸込 51を表別する国、 ひ参加込み存を手を整合国際内部でつくることだよ りCPNの負債を保護することができる。 する回である。 するタイスング間、 人 四四〇重奏公数学 (本事の異型) 第5回は、発来のデータバス指数後回路を記尽 第4回は、第2四に示される回路の場合を以見 第3回は、第2回に示される武者回応(および 第2回は、水及肌の(皮脂病の無成を水寸因、 第1回は、本発明の基本側点を示す四、 2. 1' -- 7-717. 31 …コントロールバス、 3…アリンステコーダ、 1 . 1' -- T P L X M X .

> \$ 节 田 鹿 六 種 人 **华田里人** 为 计 型件 第十四年以 会社 **米 本 七百字**

神器士 四 山 *** 本 计算本

-258-

4:"自然而存。

-257-

19月1日3-97340

6

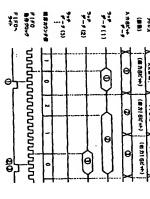
特阴平3-97340

16日平3-97340(日)

8

<u>"</u>whymmynymm 神之間になったもの あのの かるが キャックイスング 日

> 我会のデータバス指定登出場を発示する日 # S



*

(g) MBSS40RSB

第2番中の報告職馬4台よび6] の数項目

第 2 四

-260-

(他にかな2) (5) 日代ナナダータをもの意味日にマナダータとして語 ガマの集中

3

冷層平 3-97340(6)